

電源電流の周波数解析による CMOS LSI のオープン欠陥検出

工学部 電気電子システム学科 道西 博行, 太田 寛志, 幡手 英樹, 長岡大介*
(道西・太田研究室) * (現在 株式会社 WAVE Technology)

Keywords: CMOS、電流テスト、周波数解析、信頼性

1. 研究の背景と目的

CMOS LSIにおけるオープン欠陥はCMOS ゲート端子の開放により生じるもので、代表的な検査手法である論理テストや電流テストを用いても検出が困難な場合があることが知られている。この問題を解決する手法として、電源電圧に正弦波交流を重畳し欠陥トランジスタのゲート電圧の変動によるリーク電流の増加を生じさせる方法が提案されている。しかし、この方法では、回路規模の増大に伴い検出感度の低下が予想されるため、本研究ではCMOS オープン欠陥の検出感度の改善を目的とする。

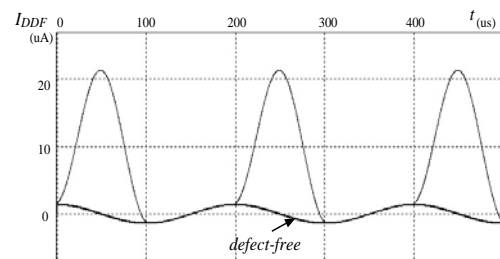
2. 欠陥検出の感度改善

CMOS LSI回路が正常な場合、電源電流 (I_{DD}) は、直流成分と電源に加えた正弦波の1次成分のみで、2次以上の高次の周波数成分はほとんど含まれないのに対して、欠陥がある場合には、欠陥トランジスタが間欠的に導通するために、電源電流 (I_{DD}) には、高次の周波数成分、特に2次高調波成分を多く含む (図1参照)。本研究ではこの点に着目し、電源電流波形を周波数解析し、2次高調波成分を測定することで欠陥検出を行う。電源電流における直流成分や1次成分は、製造上の特性のばらつきや周辺温度等に依存するが、本手法では、これらの値に関係なく2次成分によって欠陥検出を行うので、検出感度の改善が期待できる。

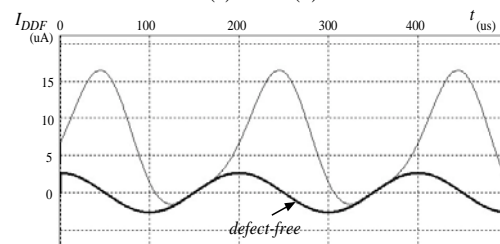
3. 実験

Toshiba製CMOS デバイスTC4011BP(2入力NANDゲート×4)を用い、実際に欠陥を生起させた上で測定実験を行った。図2に実験回路を示す。得られた検出感度は、従来法の数十倍となり、大幅に欠陥検出感度が改善されるこ

とが分かった。また、他の数種のCMOSデバイスについてもSpiceシミュレーションによる欠陥検出感度の比較を行い、検出感度が改善されることを確認した。



(a) defect(1)



(b) defect(2)

Fig. 1 電源電流の観測波形の例

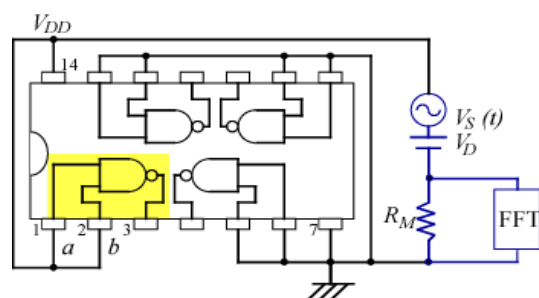


Fig. 2 実験用回路

4. 応用の可能性

本手法は、CMOS LSIの特性を利用したものであるため、同テクノロジーによるデバイスに広く適用可能である。また、チップ単体の検査だけでなく、システム実装後のオンボードテストへの応用も期待できる。