

## PC-FPGA 複合クラスタ

情報工学科 尾崎 亮, 小畑 正貴, 上嶋 明

Keywords : 複合クラスタ, FPGA, ソフトウェア - ハードウェア間通信

### 1. 開発目的

多数の PC をネットワーク接続して並列処理を行うクラスタシステムは価格性能比の優れた高性能計算システムとして注目されている。本研究では, PC クラスタと FPGA 等のリコンフィギャラブルシステムを統合した PC-FPGA 複合クラスタシステムの構築と利用技術に関する提案を行う。既存の PC クラスタにリコンフィギャラブルハードウェアを接続するのではなく, 両者を対等にネットワーク接続することにより, 計算資源をより有効かつ柔軟に利用できると考えられる。

### 2. システムの概要と特徴

提案する PC-FPGA 複合クラスタの構成を Fig.1 に示す。このクラスタの特徴を以下にあげる。

- 1) 独立した FPGA が PC と対等に接続されるクラスタ構成: 同一ネットワーク上で, PC 上のプログラム間のデータ転送, FPGA 内の回路の状態及びデータの転送, FPGA のコンフィグレーションデータの転送を全て行う。
- 2) PC 内蔵の FPGA における, クラスタ通信制御機能とユーザアプリケーションの混載: FPGA 内に PC クラスタのためのネットワーク回路とユーザアプリケーション回路が混在し, ある PC に接続された FPGA アクセラレータカードのユーザアプリケーション回路を, 別の PC がネットワーク側から再構成して利用することが可能となる。
- 3) MPI(Message Passing Interface)の拡張による PC と FPGA 間通信の統合: MPI は並列プログラムのメッセージ通信のライブラリである。本研究ではこれを拡張して, ソフトウェア (MPI プログラム) とハードウェア (FPGA 内のモジュール) との通信を統合する。
- 4) 独立動作している FPGA から PC 上のプログラムを呼び出す機能の実現: 従来のようにソフトウェアからハードウェアの機能を利用するだけではなく, ハードウェアからソフトウェアのプロセスを呼び出す機能を実現する。

Fig.2 に実験システムの写真を示す。右が Fig.1 における PC0 と FPGA0 に, 左が FPGA3 にそれぞれ対応する。実験システムでは, PC0 の FPGA0 の入出力ピンから FPGA3 の JTAG ポートに接続し(写真中央のケーブル), PC0 のダウンロードプログラムにより再構成を行っている。

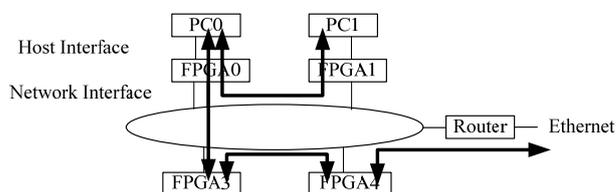


Fig.1 PC-FPGA 複合クラスタ



Fig.2 実験システムの写真

### 3. 応用の可能性

クラスタシステムによる高性能計算分野において, 多種多様な PC・FPGA を混在させた柔軟なクラスタシステムの構築・運用が可能になると考えられる。また, 組込み分野において, ホームコンピュータと生活家電の連携等多彩な応用が期待できると思われる。